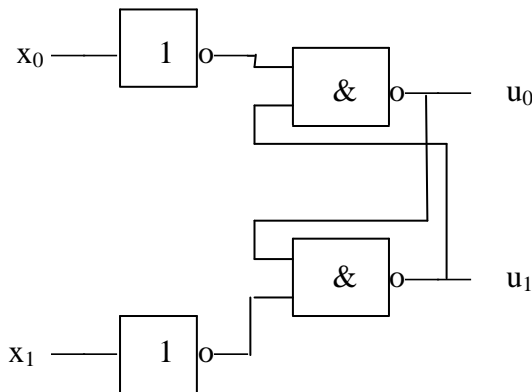


Digitalteknik

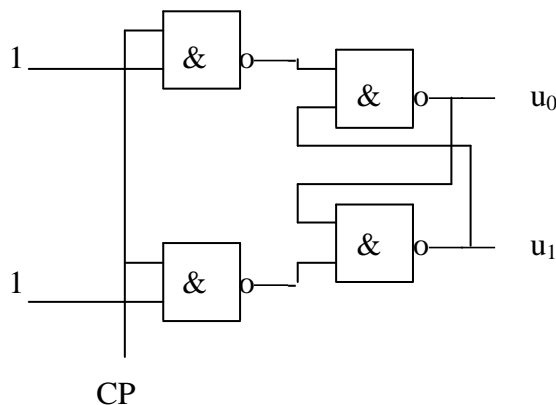
Förberedelseuppgifter för laboration nr 3

Sekvensnät.

1. Vilka utsignaler, u_0 och u_1 , ger följande nät då insignalerna är $x_0 = 1$, $x_1 = 1$.



2. Vad får u_0 och u_1 för värde i nedanstående nät, då cp byter värde från 1 till 0?



3. Rita tillståndstabellen för JK-vippan. (Tillståndstabell för JK-vippan, 74LS112, hittar ni i databladerna för 74xx-kretsarna. Preset och Clear höga och kolla när klockan går från hög till låg, negativt flanktriggad).

4. Hur skall en JK-vippa kopplas för att en

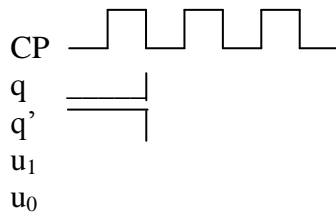
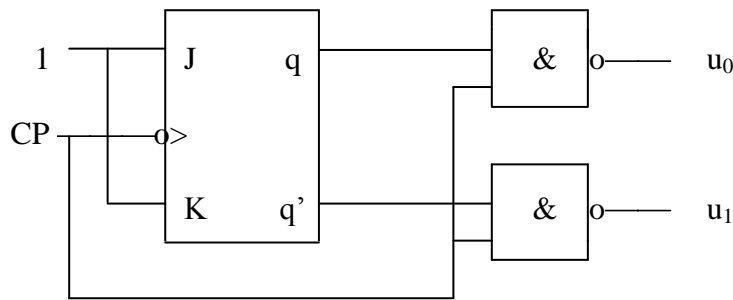
a) T-vippa skall erhållas?

(jfr JK-vippans tillståndstabell med

D-vippans, s.82, resp. T-vippans, s.256)

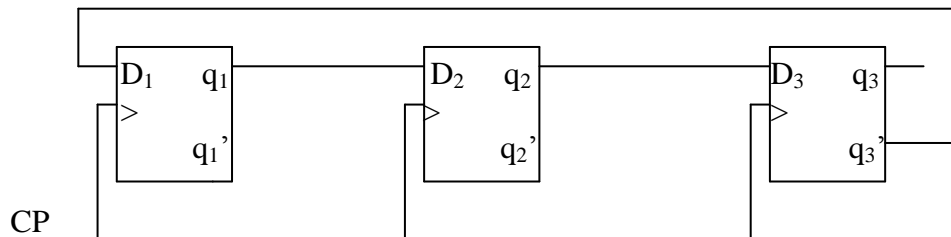
b) D-vippa " " ?

5. Skissera utsignalerna u_0 och u_1 . (Använd tillståndstabell enl. uppgift 1.)



6. Rita ett 3-bitars skiftregister med klockade JK-vippor. (Se sid. 82-83)

7. Rita tillståndsgrafen för kopplingen. Ange maximal räknesekvens.



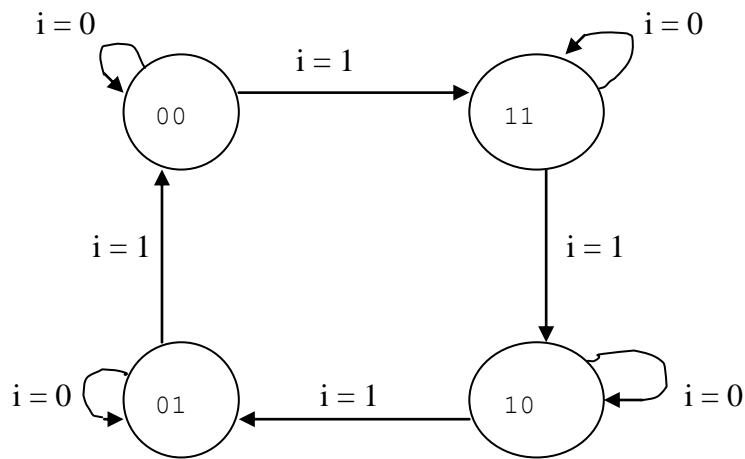
Fyll i tabellen nedan för nästa tillstånd q_1^+ , q_2^+ , q_3^+ för olika startvillkor. Utsignaler på vipporna q_1 , q_2 , q_3 . Rita sedan tillståndsgraf!

q_1	q_2	q_3	q_1^+	q_2^+	q_3^+
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

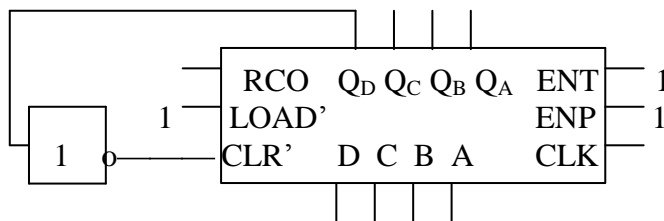
8. Rita tillståndsgrafen för en reversibel modulo 4-räknare med insignalerna kodade på följande sätt:

x_1	x_0	
0	0	ingen räkning
1	0	framåträkning
0	1	bakåträkning

9. Konstruera en synkron NER-räknare med JK-vippor och godtyckliga grindar. Räkning skall bara ske då en insignal i är hög, dvs räknaren skall ha tillståndsgraf:



10. Vad blir räknesekvensen för räknaren 74LS163 kopplad enligt figuren?



11. Analysera funktionen hos kopplingen nedan. Ange räknesekvensen hos räknaren 74LS191 efter eventuellt insvängningsförlopp beroende på starttillstånd hos räknaren och vippan.

